

GUJARAT TECHNOLOGICAL UNIVERSITY
DIPLOMA ENGINEERING – SEMESTER –6 (NEW)- EXAMINATION –WINTER-2022

Subject Code: 3361104**Date: 15-12-2022****Subject Name: Vlsi****Time: 02:30 PM TO 05:00 PM****Total Marks: 70****Instructions:**

1. Attempt all questions.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of simple calculators and non-programmable scientific calculators are permitted.
5. English version is authentic.

- Q.1** Answer any seven out of ten. દશમાંથી કોઈપણ સાતના જવાબ આપો. **14**
1. Draw the construction of MOSFET.
 ૧. MOSFETનું કન્સ્ટ્રક્શન દોરો.
 2. Define terms : (1) pinch off point (2) Threshold Voltage.
 ૨. વ્યાખ્યા આપો. (1) pinch off પોઈન્ટ (2) Threshold વોલ્ટેજ .
 3. Draw Energy band diagram of MOS System.
 ૩. MOS સિસ્ટમનો એનર્જી બેન્ડ ડાયાગ્રામ દોરો.
 4. Give full form of MOS, CLB, CPLD, VLSI.
 ૪. MOS, CLB, CPLD, VLSIનું આખું નામ આપો.
 5. Draw the symbols of N-channel and P-channel Depletion MOSFET.
 ૫. N ચેનલ અને P ચેનલ ડીપ્લેશન MOSFETનો સિમ્બોલ દોરો.
 6. Define 1) Combinational Circuit 2) Sequential Circuit.
 ૬. વ્યાખ્યા આપો. (1) Combinational સર્કિટ (2) Sequential સર્કિટ.
 7. Define V_{OH} and V_{IH} .
 ૭. V_{OH} અને V_{IH} ની વ્યાખ્યા આપો.
 8. Write an entity for Half Subtractor circuit in VHDL.
 ૮. હાફ સબટ્રેક્ટર સર્કિટની entity VHDLમાં લખો.
 9. Explain Signal with example in VHDL.
 ૯. VHDLમાં Signal ઉદાહરણ સાથે સમજાવો.
 10. Write the VHDL Code for OR gate.
 ૧૦. OR ગેટનો VHDL કોડ લખો.
- Q.2** (a) Implement the logic function using $Z = ((A+B)C + (D+E)F)'$ using CMOS logic . **03**
- પ્રશ્ન. ૨** (અ) લોજિક ફંક્શન $Z = ((A+B)C + (D+E)F)'$ CMOS લોજિકની મદદથી અમલમાં મુકો. **૦૩**
- OR
- (a) Implement the logic function $Z = (AB + CD)'$ using NMOS Load. **03**
- (અ) લોજિક ફંક્શન $Z = (AB + CD)'$ NMOS લોડની મદદથી અમલમાં મુકો. **૦૩**
- (b) Write short note on AOI gates. **03**
- (બ) AOI ગેટ પર ટૂંકનોંધ લખો. **૦૩**
- OR
- (b) Implement EX-OR gate using CMOS circuit. **03**

	(બ) EX-OR ગેટ CMOS સરકિટની મદદથી અમલમાં મુકો.	૦૩
	(c) Write VHDL code for D Flip Flop.	04
	(ક) D ફ્લોપ ફ્લોપનો VHDL કોડ લખો.	૦૪
	OR	
	(c) Write VHDL code for S R Flip-Flop.	04
	(ક) S R ફ્લોપ ફ્લોપનો VHDL કોડ લખો.	૦૪
	(d) Write VHDL code for UP Counter.	04
	(ક) UP Counterનો VHDL કોડ લખો.	૦૪
	OR	
	(d) Write VHDL code for Parallel input- parallel output shift register.	04
	(ક) પેરેલલ ઈન પેરેલલ આઉટ shift registerનો VHDL કોડ લખો.	૦૪
Q.3	(a) Write VHDL code for Parity Checker.	03
પ્રશ્ન. 3	(અ) Parity Checkerનો VHDL કોડ લખો.	૦૩
	OR	
	(a) Write VHDL code for Decoder.	03
	(અ) Decoderનો VHDL કોડ લખો.	૦૩
	(b) Write the VHDL Code for NAND gate.	03
	(બ) NAND ગેટનો VHDL કોડ લખો.	૦૩
	OR	
	(b) Write the VHDL Code for EX-NOR gate.	03
	(બ) EX-NOR ગેટનો VHDL કોડ લખો.	૦૩
	(c) Explain Data flow model with example in VHDL	04
	(ક) ડેટા ફ્લો મોડેલ ઉદાહરણ સાથે VHDLમાં સમજાવો.	૦૪
	OR	
	(c) Explain Behavioral model with example in VHDL	04
	(ક) Behavioral મોડેલ ઉદાહરણ સાથે VHDLમાં સમજાવો.	૦૪
	(d) Draw and Explain generalized circuit of CMOS.	04
	(ક) CMOSની generalized સરકિટ દોરો અને સમજાવો.	૦૪
	OR	
	(d) Draw and Explain operation of Cascaded CMOS inverter.	04
	(ક) કેસ્કેડેડ CMOS ઈન્વર્ટરનું ઓપરેશન દોરો અને સમજાવો.	૦૪
Q.4	(a) Explain Linear Region operation of MOSFET with diagram.	03
પ્રશ્ન. ૪	(અ) MOSFETનો લીનીયર રીજીયન ઓપરેશન ડાયાગ્રામ સાથે સમજાવો.	૦૩
	OR	
	(a) Explain Saturation Region operation of MOSFET with diagram.	03
	(અ) MOSFETનો સેચ્યુરેશન રીજીયન ઓપરેશન ડાયાગ્રામ સાથે સમજાવો.	૦૩
	(b) Draw and explain the generalized NOR multiple input structure with Depletion NMOS load.	04
	(બ) Generalized NOR multiple ઈનપુટ સ્ટ્રક્ચર ડીપ્લેશન NMOS લોડ સાથે દોરો અને સમજાવો.	૦૪
	OR	
	(b) Draw and Explain Clocked S R Latch circuit using NOR gate.	04
	(બ) ક્લોક S R લેચ સરકિટ NOR ગેટના ઉપયોગથી દોરો અને સમજાવો.	૦૪

	(c) Draw & Explain CMOS S R Latch using two input NAND gate and NOR gate.	07
	(ક) બે ઈનપુટ NAND ગેટ અને NOR ગેટ ઉપયોગથી CMOS S R લેચ સર્કિટ દોરો અને સમજાવો.	૦૭
Q.5	(a) Explain VLSI design flow with diagram.	04
પ્રશ્ન. ૫	(અ) VLSI ડીઝાઇન ફ્લો ડાયાગ્રામ સાથે સમજાવો.	૦૪
	(b) Draw and Explain N MOS Inverter circuit.	04
	(બ) N MOS ઈન્વર્ટર સર્કિટ દોરો અને સમજાવો.	૦૪
	(c) Explain standard cell based design with diagram.	03
	(ક) Standard cell based design ડાયાગ્રામ સાથે સમજાવો.	૦૩
	(d) Draw and Explain circuit of Enhancement load N MOS Inverter.	03
	(ડ) એન્હાસમેન્ટ લોડ N MOS ઈન્વર્ટર સર્કિટ દોરો અને સમજાવો.	૦૩
