

GUJARAT TECHNOLOGICAL UNIVERSITY

Diploma Engineering – SEMESTER – 6 (OLD) – EXAMINATION – Summer-2024

Subject Code: 3361104

Date: 18-05-2024

Subject Name: VISI

Time: 10:30 AM TO 01:00 PM

Total Marks: 70

Instructions:

1. Attempt all questions.
2. Make Suitable assumptions wherever necessary.
3. Figures to the right indicate full marks.
4. Use of programmable & Communication aids are strictly prohibited.
5. Use of non-programmable scientific calculator is permitted.
6. English version is authentic.

- Q.1** Answer any seven out of ten. દશમાંથી કોઈપણ સાતના જવાબ આપો. **14**
1. Define V_{IL} and V_{OL}
 ૧. V_{IL} અને V_{OL} ની વ્યાખ્યા આપો
 2. Draw Simplified Symbol of n-type Enhancement and Depletion MOSFET
 ૨. N ચેનલ ડેપ્લેશન અને એનહાન્સમેન્ટ MOSFET નો સાદો સિમ્બોલ દોરો.
 3. Write entity for 2 input NAND Gate in VHDL code
 ૩. ૨ ઈનપુટ NAND Gate ની entity VHDL code મા લખો.
 4. Draw Structure of n-channel Enhancement MOSFET
 ૪. n- ચેનલ એનહાન્સમેન્ટ MOSFET નું બંધારણ દોરો
 5. Write Architecture for 2-input EXOR Gate in VHDL Code
 ૫. ૨ ઈનપુટ EXOR Gate નું આર્કિટેક્ચર VHDL code મા લખો
 6. Write name of all operating regions for MOSFET for different states of V_{DS} and V_{GS}
 ૬. V_{DS} અને V_{GS} ના અલગ-અલગ વોલ્ટેજ લેવલ પ્રમાણે MOSFET ના દરેક ઓપરેટિંગ રીજીયન ના નામ લખો.
 7. Draw two input NOR Gate circuit with depletion NMOS Load
 ૭. ડેપ્લેશન NMOS Load વાળા ૨ ઈનપુટ NOR Gate ની આકૃતિ દોરો.
 8. Draw VTC of a realistic NMOS Inverter
 ૮. વાસ્તવિક NMOS Inverter ની વોલ્ટેજ ટ્રાન્સ્ફર ક્રેક્ટરિસ્ટિક દોરો.
 9. Write Architecture for 2-input AND Gate in VHDL Code
 ૯. ૨ ઈનપુટ AND Gate નું આર્કિટેક્ચર VHDL code મા લખો
 10. Write name of different VLSI Design Styles
 ૧૦. અલગ-અલગ પ્રકારની VLSI ડીઝાઈન સ્ટાઈલ ના નામ લખો.
- Q.2** (a) Explain effect of external bias on two terminal MOS device in brief with necessary diagram **03**
- પ્રશ્ન. ૨ (અ) ૨- ટર્મિનલ MOS સિસ્ટમ ને બહારથી આપવામા આવતા વોલ્ટેજ ને કારણે થતી અસર જરૂરી આકૃતિ દોરી સમજાવો. **૦૩**

OR

	(a)	Compare enhancement load NMOS and Depletion Load NMOS Inverter	03
	(અ)	એનહાન્સમેન્ટ લોડ NMOS અને ડેપ્લેશન લોડ NMOS ઇન્વર્ટર ની સરખામણી કરો.	૦૩
	(b)	Explain Resistive Load Inverter in brief	03
	(બ)	રેસિસ્ટિવ લોડ ઇન્વર્ટર ટૂંકમા સમજાવો.	૦૩
		OR	
	(b)	Explain Design Hierarchy for 16-bit adder	03
	(બ)	૧૬-bit adder માટે ડિઝાઇન હાયરાર્કી સમજાવો.	૦૩
	(c)	Draw and Explain Y Chart in brief	04
	(ક)	Y- ચાર્ટ દોરીને ટૂંકમા સમજાવો.	૦૪
		OR	
	(c)	Write VHDL code for 4 x 1 Multiplexer	04
	(ક)	૪ X ૧ મલ્ટિપ્લેક્સર નો VHDL code લખો.	૦૪
	(d)	Write short note on FPGA	04
	(ડ)	FPGA પર ટૂંક નોંધ લખો.	૦૪
		OR	
	(d)	Write Short note on Gate Array Design	04
	(ડ)	Gate Array Design પર ટૂંક નોંધ લખો.	૦૪
Q.3	(a)	Explain Noise Margin with necessary diagram	03
પ્રશ્ન. ૩	(અ)	જરૂરી આકૃતી દોરી નોઈસ માર્જિન સમજાવો.	૦૩
		OR	
	(a)	Explain operation of CMOS load inverter circuit in brief	03
	(અ)	CMOS load ઇન્વર્ટર સર્કિટ નુ કાર્ય ટૂંકમા સમજાવો.	૦૩
	(b)	Draw and Explain 2 input NAND Gate with Depletion NMOS Load	03
	(બ)	ડેપ્લેશન NMOS લોડ વાળો ૨ ઇનપુટ NAND ગેટ આકૃતિ દોરી સમજાવો.	૦૩
		OR	
	(b)	Draw and Explain 2 input NOR Gate with Depletion NMOS Load	03
	(બ)	ડેપ્લેશન NMOS લોડ વાળો ૨ ઇનપુટ NOR ગેટ આકૃતિ દોરી સમજાવો.	૦૩
	(c)	Draw and Explain 2 input NAND Gate using CMOS logic	04
	(ક)	CMOS લોજિક વાળો ૨ ઇનપુટ NAND ગેટ આકૃતિ દોરી સમજાવો	૦૪
		OR	
	(c)	Draw and Explain 2 input NOR Gate using CMOS logic	04
	(ક)	CMOS લોજિક વાળો ૨ ઇનપુટ NOR ગેટ આકૃતિ દોરી સમજાવો	૦૪
	(d)	Implement the logic function using $Y = ((P+Q)R + ST)'$ using CMOS logic .	04
	(ડ)	$Y = ((P+Q)R + ST)'$ લોજિક ફંક્શન CMOS લોજિક નો ઉપયોગ કરી અમલમા મુકો.	૦૪
		OR	
	(d)	Implement the logic function $Z = (AB + C) + D$ using NMOS Load	04
	(ડ)	$Z = (AB + C) + D$ લોજિક ફંક્શન NMOS Load નો ઉપયોગ કરી અમલમા મુકો	૦૪
Q.4	(a)	Implement EX-NOR gate using CMOS circuit.	03
પ્રશ્ન. ૪	(અ)	CMOS સર્કિટ નો ઉપયોગ કરી EX-NOR ગેટ અમલમા મુકો	૦૩
		OR	

- | | | |
|-----|---------------------------------|-----------|
| (a) | Write VHDL code for D Flip Flop | 03 |
| (અ) | D Flip Flop માટે VHDL કોડ લખો. | ૦૩ |
| (b) | Write VHDL code for UP Counter | 04 |
| (બ) | અપ-કાઉન્ટર માટે VHDL કોડ લખો. | ૦૪ |

OR

- | | | |
|-----|---|-----------|
| (b) | Draw and Explain Clocked S R Latch circuit using NOR Gate | 04 |
| (બ) | NOR ગેઈટ નો ઉપયોગ કરીને Clocked S R Latch સર્કિટ આકૃતી દોરી સમજાવો. | ૦૪ |
| (c) | Explain operation of MOSFET in brief | 07 |
| (ક) | MOSFET નું કાર્ય ટૂંકમાં સમજાવો. | ૦૭ |

Q.5
પ્રશ્ન. ૫

- | | | |
|-----|--|-----------|
| (a) | Write VHDL code for 2 to 4 decoder | 04 |
| (અ) | 2 to 4 decoder માટે VHDL કોડ લખો. | ૦૪ |
| (b) | Write VHDL Code for Full Adder | 04 |
| (બ) | Full Adder માટે VHDL કોડ લખો. | ૦૪ |
| (c) | Write VHDL Code for 2- input OR Gate | 03 |
| (ક) | ૨- ઈનપુટ OR ગેઈટ માટે VHDL કોડ લખો. | ૦૩ |
| (d) | Write VHDL Code for 2- input NAND Gate | 03 |
| (ડ) | ૨- ઈનપુટ NAND ગેઈટ માટે VHDL કોડ લખો. | ૦૩ |
